

자일링스, MicroBlaze v5.0

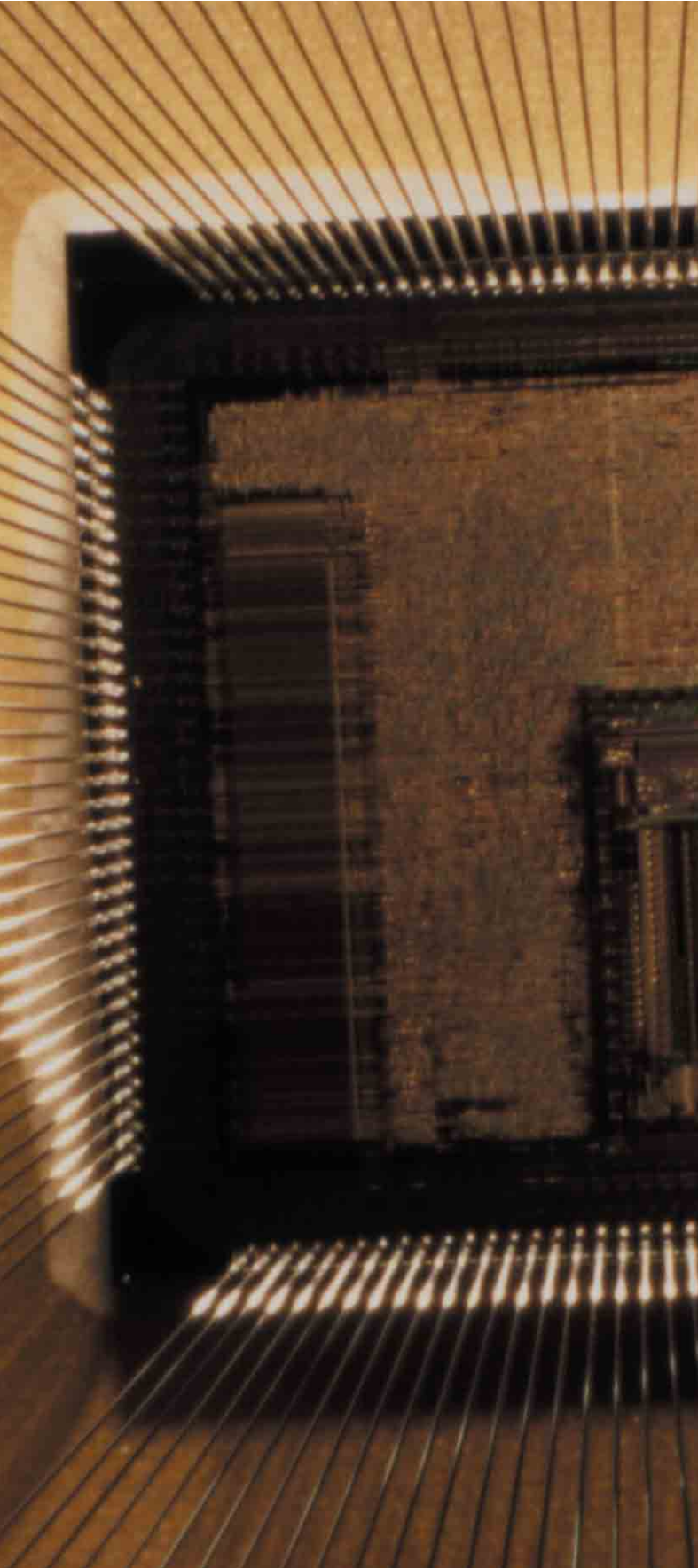
소프트 프로세서 코어, 성능과 유연성 제공

특정 용도의 시스템을 위한 임베디드 프로세서 애플리케이션은 이를 제어하기 위한 디바이스에 완전히 임베디드 되거나 통합된다. 또한 범용 PC와는 달리 임베디드 시스템은 사전 정의된 작업을 수행하기 위한 특정의 요구조건을 가지고 있다.

오늘날 시스템 디자이너들은 차별화된 제품을 신속하게 시장에 출시해야 하는 시간적 압박을 비롯해 다양한 도전과제에 직면해 있다. 게다가 소요비용은 절감하면서도 핵심기능은 향상시켜야 하는 치열한 글로벌 시장에서 경쟁해 나가야 한다. 프로세서와 서브시스템의 구성요소들을 빠르게 구현할 수 있다면 시스템 프로세싱의 혁신을 가속화하고 수많은 디자인 장벽들을 해결할 수 있을 것이다.

자일링스 FPGA는 프로세서를 직접 선택할 수 있기 때문에 커스텀 프로세싱을 구현할 수 있다. 임베디드 프로세서 디자인의 가장 큰 장점은 각각의 애플리케이션마다 서로 다른 요구조건과 상이한 프로세싱 실행능력을 구현할 수 있다는 것이다. 그렇다면 소프트 프로세서 코어를 선택할 것인가, 아니면 하드 프로세서를 사용할 것인가?

글 : 레이 아키드(Rey Archide), MicroBlaze 마케팅 매니저 / 자일링스
www.xilinx.com



트랜지스터 레벨로 FPGA에 구현되어 있는 하드 프로세서는 속도와 성능 면에서 여러 가지 이점을 제공한다. 하드 프로세서 PowerPC™ 405는 자일링스의 버텍스(Virtex™) 제품군 중 일부 디바이스에서 지원된다.

MicroBlaze™와 PicoBlaze™와 같은 소프트웨어 코어는 활용 가능한 FPGA 리소스 상에 구현할 수 있으며, HDL로 작성되어 있다. 소프트웨어 코어는 이식 및 구성이 가능하다는 점에서 많은 이점을 제공하고 있다. 32bit RISC MicroBlaze 소프트웨어 코어는 스파르탄(Spartan™)과 버텍스 제품군에서 모두 이용이 가능하다.

MicroBlaze 소프트웨어 코어를 이용하면 타깃 애플리케이션에 적합한 프로세서 디자인이 가능하다. 현재 두 종류의 프로세서 버전이 제공되고 있는데, 보다 작은 3 스테이지 MicroBlaze v4.0 코어는 비용에 민감한 애플리케이션에 적합하고, 새로운 5 스테이지 MicroBlaze v5.0 코어는 고성능을 요구하는 시스템에 유리하다.

자일링스는 임베디드 프로세싱의 중요성을 고려하여 여러 측면에서 혁신을 이룩했다. 예를 들어, 버텍스-5는 6 입력 LUT 구조를 통해 주파수를 높이고 전력 소모를 낮추는 것은 물론 로직용량을 향상시켰다. 또한 새로운 MicroBlaze v5.0 아키텍처를 통해 보다 높은 수준의 고성능을 제공하며, 주변기기 및 메모리 컨트롤러 상의 다양한 옵션을 통해 데이터 플로우를 최적화할 수 있다. 이와 함께 수많은 파트너들의 실시간 OS는 물론 긴밀하게 링크되어 있는 컴파일러와 디버거 시뮬레이터, 프로파일러, 라이브러리를 통해 완벽한 임베디드 시스템 개발 환경을 지원하고 있다.

디자인 차별화 요소, 프로세서 서브시스템의 토폴로지

5 스테이지 파이프라인의 5세대 MicroBlaze 코어는 버텍스 FPGA 성능에 최적화되어 있으며, 이전 세대의 코어들과 바이너리 호환이 가능하다. 자일링스는 또한 이번에 발표한 새로운 버전에서 성능 및 유연성 레벨을 향상시킬 수 있는 다양한 옵션을 추가했다.

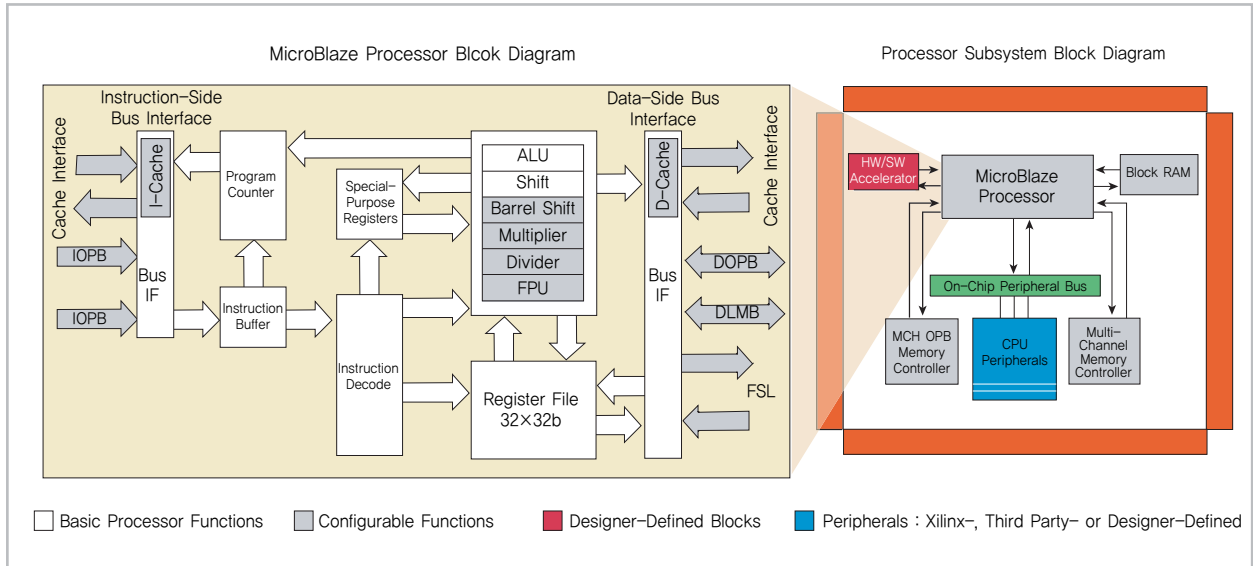


그림 1. MicroBlaze 프로세서 빌딩블록

임베디드 디자인을 차별화하는 요소는 바로 프로세서 서비스 시스템의 토폴로지이다. 자일링스는 타깃 애플리케이션에 따라 MicroBlaze 코어의 인터페이스나 주변장치, 메모리 등을 최적화할 수 있는 유연성을 제공한다. MicroBlaze 코어는 강력한 베이스 아키텍처와 풍부한 컨피규러블 옵션 세트를 제공하고 있다. 그림 1에서 보는 바와 같이 베이스 프로세서 기능을 제공하는 흰색 블록은 기본 명령어 세트 아키텍처의 중요한 부분이다. 회색 부분은 FPU, 디바이더, 멀티플라이, 배럴 쉬프트와 같은 옵션 기능을 제공하는 블록으로 특정 애플리케이션을 위해 성능 가속이 가능하다. 또한 대부분의 애플리케이션을 위한 다른 범용 옵션들도 제공되며, 캐시 사이즈처럼 시스템 디자이너에 의한 확장성도 지원된다.

바이너리 역호환성은 매우 중요하다. 새로 발표된 모든 MicroBlaze 코어는 이전 세대의 제품들과 동일한 ISA(Instruction Set Architecture) 상에서 설계되므로 최소한의 소프트웨어 포팅만 수행하면 된다. 바이너리 코드 호환성과 프로그래밍 모델을 유지하면서 동시에 차세대 기능을 추가할 수 있기 때문에 이미 개발된 애플리케이션 코드를 유지하고 보호할 수 있다.

새로운 MicroBlaze v5.0 프로세서의 파이프라인 스테이지가

IP 및 인터페이스에 미치는 효과는 무엇일까? 레거시 IP는 그 대로 유지되므로 IP 드라이버는 영향을 받지 않는다.

파이프라인, 3스테이지 → 5스테이지로 확장

5 스테이지의 MicroBlaze v5.0 코어는 3 스테이지 구조의 MicroBlaze v4.0 프로세서와 보다 강력한 PowerPC 405 간의 성능격차를 해소시킨다. MicroBlaze v5.0 임베디드 프로세서는 성능 위주로 컨피규레이션할 경우 버텍스-5 LX 디바이스에서 210MHz로 동작한다. 보다 속도를 높이고 CPI(Clocks Per nstruction) 수를 줄이기 위해 그림 2와 같이 3 스테이지로 한정된 파이프라인을 5 스테이지 파이프라인으로 확장시켰다. 이러한 변화를 통해 MicroBlaze v5.0 코어는 이전 버전의 코어에 비해 CPI가 1.25로 낮아지고 성능은 25% 향상됐다.

CPI를 낮추고 클럭 주파수를 높이기 위해서는 파이프라인을 확장해야 한다. 이전 버전의 MicroBlaze 코어에서 발견된 세 번째 스테이지의 정체는 새로운 MicroBlaze v5.0 코어 파이프라인에서는 실행, 메모리 패치, write-back 스테이지로 확산되었다. 3 스테이지 MicroBlaze 코어는 여전히 훌륭한 엔진으로

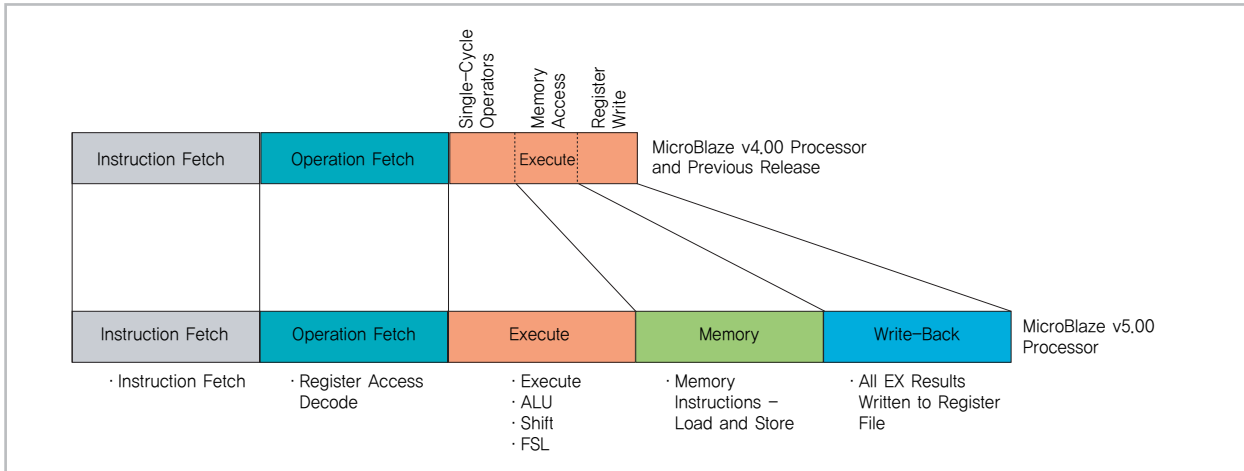


그림 2. MicroBlaze v4.0 및 v5.0 코어의 파이프라인 스테이지

비용에 민감한 애플리케이션에서 효과적으로 사용되고 있다. 5 스테이지 MicroBlaze 코어는 좀 더 크고 보다 효율적인 실행 코드를 가지고 있으며, 이는 성능이 중요한 애플리케이션에 더욱 적합하다.

파이프라인 스테이지가 길어질수록 명령어 처리량은 증가한다. 3 스테이지 MicroBlaze 코어로 로드나 저장, 배럴 쉬프트, 멀티플라이, FSL(Fast Simplex Link) put, FSL get 등과 같은 기능을 실행하려면 3 스테이지 파이프라인을 2번 혹은 3번의 사이클로 동작해야 한다. MicroBlaze v5.0 코어에서는 로드 및 저장이 단일 사이클로 이루어지며, 만약 미해결된 계산 결과나 리소스 충돌, 액세스 충돌과 같이 상호 연관성이 없다면 다른 멀티 사이클 동작도 단일 사이클로 처리될 수 있다. FPU나 명령어 분할 등과 같이 기본적으로 멀티 사이클로 처리되는 작업들은 파이프라인의 길이와 상관없이 여전히 멀티 사이클 명령어로 처리된다.

표 1은 3 스테이지 및 5 스테이지 MicroBlaze 코어의 성능과 기능 차이를 보여준다.

파이프라인 확장 통해 성능 개선 및 기능 향상

5 스테이지 파이프라인 프로세서가 실제로 임베디드 시스템

Features	MicroBlaze Cores for EDK 8.2	
	V4.0	V5.0
Pipeline Depth	3	5
Maximum Integer Performance	166 DMIPS	240 DMIPS
Local Memory	0 or 2~128KB	0 or 2~256KB
Multiplier, Barrel Shifter	Option	Option
Divider	Option	Option
Coprocessor Interface	FSL	FSL
Instruction and Data Cache	0 or 2~64KB	0 or 2~64KB
Dedicated Cache Interface	Cache Link	Cache Link
Floating-Point Unit	Single Precision	Single Precision
Maximum FPU Performance (Peak)	33MELOPS	50MELOPS
Debug Interface	Debug + Trace	Debug + Trace
Primary FPGA Targets	Virtex-4, Spartan-3E	Virtex-5

표 1. MicroBlaze 코어 비교표

디자이너들에게 의미하는 바는 무엇일까? 이것은 실행되는 코드의 타입이나 명령어 혼합 형태에 따라 달라진다. 임베디드 코드는 애플리케이션 소프트웨어의 일부분을 구성하는 로드, 저장 및 기타 수많은 어셈블리 명령어의 결합이라는 것을 명심하자. 만약 프로그램 실행 시간을 줄일 수 있는(즉, 최적화하는) 아이디어가 있다면 명령어, 클럭주기(Fmax 증가), CPI 수를 줄일 수 있을 것이다. 가능한 T를 작게 만들어야 한다면, 매우 간단하다.

$$T = IE \times CPI \times CP$$

여기서,

T = 프로그램 실행 시간

IE = 프로그램 실행 명령어 수

CPI = 명령어 당 평균 클럭

CP = 클럭주기

이다.

버텍스-5 LX 디바이스에서 실행할 경우 210MHz의 속도를 구현하기 때문에 MicroBlaze v5.0 CP는 훨씬 짧아진다. Dhrystone 벤치마크를 수행했을 때, 보다 낮은 CPI를 가지고 있는 새로운 아키텍처에서 프로세서는 1.15DMIPS/MHz의 성능을 나타냈다. 이러한 컨피규레이션을 구현하기 위해서는 버텍스-5 XC5VLX30-3 FPGA를 사용할 경우 배럴 시프터와 하드웨어 멀티플라이어 옵션 및 960개의 LUT가 필요하다.

Dhrystone은 종합적인 형태의 벤치마크이기 때문에 모든 임베디드 애플리케이션을 정확하게 대별할 수는 없을 것이다. 전반적인 프로세서의 성능 향상은 명령어 혼합에 따른 5 스테이지 파이프라인에서 기인한 것임을 상기하도록 하자. 따라서 실제 임베디드 애플리케이션에 근접한 벤치마크 결과를 얻기 위해 여러 내부요소들을 검토해야 했다.

ADPCM 디코드/인코드와 같은 텔레커뮤니케이션 벤치마크를 수행했을 때, 5 스테이지 MicroBlaze 코어는 3 스테이지 MicroBlaze 코어에 비해 1.6~5.2% 가량 성능이 향상됐다. AES 디코드/인코드를 포함하고 있는 보안 중심의 애플리케이션에서는 5 스테이지 MicroBlaze 코어가 3 스테이지 MicroBlaze 코어에 비해 ~30% 가량 성능이 향상됐다.

AES 디코드/인코드 벤치마크의 명령어 믹스에는 로드 또는 저장과 같은 수많은 동작이 있는데, 이러한 명령어들은 연관성이 적은 매우 까다로운 것들이라 5 스테이지 파이프라인 프로세서에서 보다 효율적으로 동작한다. 각 애플리케이션 마다 결과는 다르게 나타날 것이기 때문에 이를 파악하기 위해서는 코드를

를 프로파일하도록 한다.

자일링스는 MicroBlaze 마이크로 아키텍처의 성능 개선과는 별도로 메모리 컨트롤러와 주변기기 블록에서도 많은 기능향상을 이루었다. 예를 들어, 새로운 캐시 인터페이스 링크는 버스 인터커넥트를 거치지 않고 MicroBlaze 명령어 및 메모리 컨트롤러의 데이터 캐시에 직접 연결이 가능하며, 이더넷 관련 주변기기에 대한 옵션도 보다 확대되었다.

그림 3에서와 같이 프로세서 코어는 체크섬 오프로드, 데이터 재정렬, 또는 FIFO 로직 오프로드 등이 최적화되었다. 즉, 해당 애플리케이션에 적합한 최적의 옵션을 선택할 수 있는 유연성을 가지고 있으며, 이것은 자일링스 FPGA 팩토리 안에서 소프트웨어 코어와 임베디드 개발 키트(EDK)를 통해 구현이 가능하다.

그 밖의 새로운 기능

캐시 라인당 4개 혹은 8개의 워드를 선택할 수 있으며, 이를 통해 캐시 쓰레쉬를 줄이고 Hit/Miss율을 향상시킬 수 있다. 특히 명령어 코드 또는 데이터가 제대로 동작하고 선형성을 이루고 있다면, 외부 메모리에서 보다 긴 워드 시퀀스를 가져와 한꺼번에 처리하는 좋다. 보통의 경우 가능한 로컬 캐시 메모리에서 실행하기를 원할 것이다. 자일링스는 메모리 캐시 서브시스템을 조정할 수 있도록 EDK 프로파일링 툴을 제공하고 있다.

또한 자일링스는 PVR(Processor Version Registers)을 추가로 지원하고 있어 특정 노드에 대한 인증 태그 또는 프로세서 ID를 정할 수 있다. 이것은 멀티코어 또는 멀티프로세서 시스템에 있어 매우 유용한 기능이다. 디자이너들은 자신의 디자인에 따라 PVR을 사용하지 않거나 하나의 PVR, 또는 PVR 폴셋을 선택할 수 있다. 하나의 PVR를 선택할 경우, 코어는 프로세서를 컨피규레이션할 때 별도의 어드레스와 기본 정보를 할당할 수 있는 하나의 8bit ID 태그를 제공하게 된다. PVR 폴셋을 선택한다면, MicroBlaze 멀티코어 시스템 디자인 상에서 시스템이 각 코어에 신호를 보낼 때 해당 노드마다 더 많은 컨피

규제이션 정보를 저장할 수 있다.

MicroBlaze v5.0과 MicroBlaze v4.0 코어는 IEEE754와 호환되는 고정밀 싱글 FPU를 집적하고 있다. MicroBlaze v5.0 코어는 벤틱스-5 디바이스에서 1,650개의 LUT(FPU와 MicroBlaze 코어 결합)를 활용하여 200MHz, 50MFLOP 성능의 FPU를 컨피규레이션 할 수 있다. 실제 애플리케이션에서 수많은 테스트를 수행한 결과, 소프트웨어로 에뮬레이트한 부동소수점 코드로 동작할 때와 비교해 MicroBlaze 코어와 FPU를 함께 사용하면 FIR 코드에서 ~40% 가량 향상되고 FFT 코드에서는 ~16% 가량 성능이 향상되는 것으로 나타났다.

사용 편리성 면에서도 여러 부분이 개선되었다. 보다 쉽게 프로그램을 할 수 있도록 MicroBlaze v5.0 ISA에 명령어 패턴을 비교할 수 있는 기능을 추가했다. 또한 수많은 스테이트 비트 및 인에이블 비트를 포함해 머신 스테이트 레지스터를 만들어 리셋 타임 시 자동으로 컨피규레이션이 가능하도록 했다.

새 술은 새 부대에

지금까지 파이프라인 아키텍처에 대해 살펴봤다. 이제는 FPGA 패브릭이 어떠한 영향을 미치는지에 대해 살펴보고자 하자. 자일링스는 65nm 공정기술과 6 입력 LUT 구조를 가지고 있는 벤틱스-5를 통해 이전 벤틱스 제품군 보다 전력소모는 35% 낮추고 동작 주파수는 30% 가량 향상시켰다. 이는 2배가 향상된 MUX 용량과 4배 높아진 LUT RAM 용량, 그리고 보다 유연한 로직 블록으로 가능하게 되었다.

임베디드 프로세서 코어는 특히 중요한 부분이기 때문에 최신 FPGA 실리콘 기술로 아키텍처를 개발하는 것이 좋다. 자일링스는 벤틱스-5에서 혁신적인 성능과 크기를 구현했다. 예를 들어, 벤틱스-5 XC5VLX30-3 디바이스에서 어떠한 MicroBlaze 옵션을 선택하지 않고 MicroBlaze v5.0 코어를 실행하면 800LUT를 이용하여 220MHz의 Fmax를 얻을 수 있다. 반면 동일한 MicroBlaze v5.0 코어를 벤틱스-4 XC4VLX40-12 디바이스 상에 구현할 경우 4 입력 LUT 1,110개가 필요하며, Fmax는

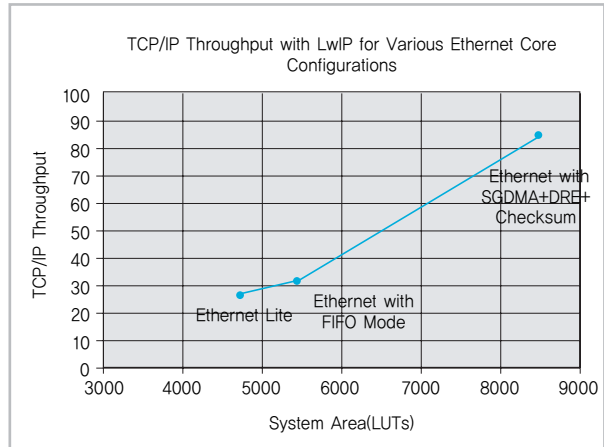


그림 3. MicroBlaze v5.0 코어 기반의 네트워크 시스템 성능 및 향상된 일부 네트워킹 주변기기 시스템 영역에는 32Kb 캐시, UART, 타이머, 인터럽트 컨트롤러, 메모리 컨트롤러 및 세 가지의 서로 다른 이더넷 컨트롤러 컨피규레이션 중 하나를 가지고 있는 MicroBlaze 코어를 포함하고 있다.

170MHz에 불과하다.

뛰어난 성능과 향상된 유연성 제공

MicroBlaze v5.0 코어는 뛰어난 성능과 향상된 유연성을 모두 겸비하고 있다. FPGA 패브릭과 마이크로 아키텍처 그리고 프로세서 서브시스템의 혁신을 통해 MicroBlaze의 성능은 크게 향상되었다. 임베디드 프로세서 사용자들은 이전 세대의 MicroBlaze 제품에 비해 25% 향상된 CPI와 45% 높아진 DMIPS 성능, 그리고 50% 향상된 FPU 피크 성능을 얻을 수 있다.

보다 다양해진 프로세서 옵션을 통해 필요한 형태의 프로세서를 선택할 수 있는 최상의 유연성이 제공된다. 이제 비용에 최적화된 기존의 3 스테이지 MicroBlaze v4.0 코어와 성능에 최적화된 새로운 5 스테이지 MicroBlaze v5.0 코어를 선택적으로 사용할 수 있다. v4.0 및 v5.0 코어 모두 플랫폼 스튜디오 IDE, 플랫폼 스튜디오 소프트웨어 개발 키트, 보드 지원 패키지 제너레이션, 하드웨어/소프트웨어 IP 라이브러리, 프로세서 및 기타 툴을 포함하고 있는 EDK와 함께 현재 공급되고 있다. MicroBlaze 코어는 NRE나 라이선스, 로열티 비용이 전혀 필요하지 않다. ^{Real}Time